

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06151295 A**

(43) Date of publication of application: **31 . 05 . 94**

(51) Int. Cl.

H01L 21/027
B05C 11/08
G03F 7/16

(21) Application number: **04303358**

(22) Date of filing: **13 . 11 . 92**

(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**

(72) Inventor: **HISAKURE SHIYUNSUKE**
NAKADA YOSHIRO
KOBAYASHI SATOSHI
HIBI NORITAKA

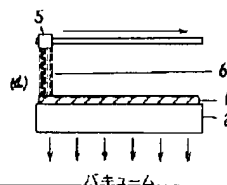
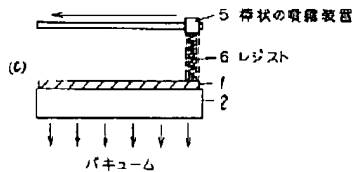
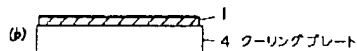
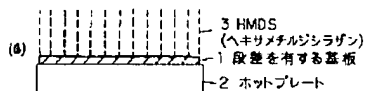
(54) **METHOD AND DEVICE FOR MANUFACTURING SEMICONDUCTOR DEVICE**

(57) Abstract:

PURPOSE: To supply resist evenly onto a stepped substrate without uneven coating so as to restrain a pattern from deteriorating in accuracy.

CONSTITUTION: HMDS(hexamethyldisilazane) is applied onto a stepped substrate 1 on a hot plate 2 to make the substrate 1 hydrophobic, whereby the substrate 1 is enhanced in adhesion to resist. Then, the substrate 1 is made to fall in temperature on a cooling plate 4. Keeping the substrate 1 fixed to the hot plate 2, a stick-shaped spray equipment 5 is made to spray resist 6 lessened in viscosity on the substrate 1, moving in parallel with the substrate 1, whereby resist can be applied onto a stepped part, of the substrate preventing uneven coating, and a fine pattern of high accuracy can be obtained.

COPYRIGHT: (C)1994,JPO&Japio



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-151295

(43)公開日 平成6年(1994)5月31日

(51)Int.CL ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/027				
B 0 5 C 11/08		6804-4D		
G 0 3 F 7/16	5 0 1	7352-4M	H 0 1 L 21/ 30	3 6 1 E

審査請求 未請求 請求項の数4(全 5 頁)

(21)出願番号 特願平4-303358

(22)出願日 平成4年(1992)11月13日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 久呉 俊介

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 中田 義朗

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 小林 智

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 弁理士 小堀治 明 (外2名)

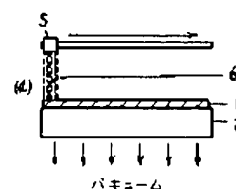
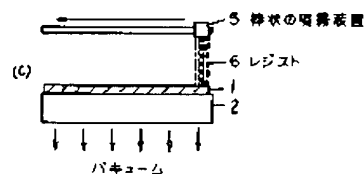
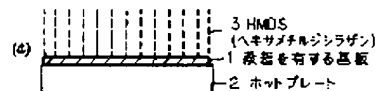
最終頁に続く

(54)【発明の名称】 半導体装置の製造方法及びその製造装置

(57)【要約】

【目的】 段差を有する基板上で塗布ムラの生じないレジスト塗布を行なうことによりパターン精度の低下を抑制する。

【構成】 段差を有する基板1をホットプレート2上で表面にHMDS(ヘキサメチルジシラザン)を塗布して疎水性にし、基板とレジストとの密着性を増大させる。次にクリーニングプレート4上で基板1の温度を下げる。次に基板1をホットプレート2上に固定した状態で、棒状の噴霧装置5を基板と平行な方向に移動させながら粘度を低くしたレジスト6を霧状にして滴下する。このように基板を固定し遠心力を排除した状態で棒状の噴霧装置を基板と平行な方向に移動させながらレジストを霧状にして滴下することにより、段差部においても塗布ムラを抑制することができ、微細で高精度なパターンニングが可能となる。



(2)

特開平6-151295

1

【特許請求の範囲】

【請求項1】 基板を固定し遠心力を排除した状態でレジストを移動させながら滴下する工程を備えた半導体装置の製造方法。

【請求項2】 請求項1記載のレジストを滴下する工程は、溶媒を多く加えることで粘度を低くしたレジストを棒状の噴霧装置により霧状にし、基板と平行な方向に移動させて滴下することを特徴とする半導体装置の製造方法。

【請求項3】 請求項1記載のレジストを滴下する工程は、棒状の噴霧装置を基板と平行な方向へ移動させながらの滴下と同時にホットプレート上で基板を加熱して溶媒を蒸発させながら行なうことを特徴とする半導体装置の製造方法。

【請求項4】 基板を保持するホットプレートと基板と平行な方向に移動できる棒状のレジスト噴霧装置を有することを特徴とする半導体装置の製造装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の製造方法及び製造装置、とくにレジストを用いた均一塗布法及び製造装置に関するものである。

【0002】

【従来の技術】 従来半導体集積回路のパターン形成にはレジストを用いたリソグラフィ技術を使用している。高集積化、微細化するVLSIではパターン幅の精度を高める必要があり、その精度が特性と歩留りに大きく寄与する。

【0003】 しかしながら、実際のVLSIでは多種多様な膜の重なりにより凹凸が発生し、この凹凸によってレジストの塗布ムラが発生してしまう。この塗布ムラ、即ちレジスト膜厚の差に基づく定在波効果によりパターン精度は大きく低下する。

【0004】 以下図面を参照しながら、上記した従来の半導体装置の製造方法の一例について説明する。

【0005】 図6は従来のレジスト塗布法の工程断面図を示すものである。まず図6(a)では、段差を有する基板1をホットプレート2上で基板表面にHMDS（ヘキサメチルジシラザン）3を塗布して疎水性にし基板とレジストとの密着性を増大させる。

【0006】 次に図6(b)では、クーリングプレート4上で基板の温度を下げる。次に図6(c)では、スピンドラック9上でバキュームにより吸着固定させた基板1を回転させながら、密閉板7から突出したノズル10よりレジスト6の塗布を行なう。

【0007】 次に図6(d)では、ホットプレート2上で基板を熱処理することにより、レジスト中の溶媒を蒸発させて除去する。

【0008】

【発明が解決しようとする課題】 しかしながら上記のよ

2

うなレジスト塗布方法では、レジスト自身が粘性を有するため回転による遠心力によって段差部の左右で膜厚が不均一となる塗布ムラが発生してしまい、それに基づく定在波効果によりパターン精度が大きく低下するという問題点を有していた。

【0009】 従来のレジスト塗布方法による段差基板上での塗布断面図を図3に示す。この方法ではレジスト膜厚 t_R になる段差中央からの距離 a, b が等しくならない。またこの現象をウェハ（基板）表面上で観察したものを図4に示す。チップのコーナーに前述した塗布ムラ8が発生しているのが観察できる。このレジスト膜厚の差に基づく定在波効果により必要とする箇所に必要とする寸法精度をもったパターンニングを行うことが困難となる。

【0010】 本発明は上記問題点に鑑み、塗布ムラを解消することによる微細かつ高精度なパターンを有する半導体装置の製造方法及び製造装置を提供するものである。

【0011】

【課題を解決するための手段】 上記問題点を解決するために本発明の半導体装置の製造方法は基板をホットプレート上に固定し遠心力を排除した状態で棒状の噴霧装置を基板と平行な方向に移動させながら粘度を低くしたレジストを霧状で滴下する工程を備えたものである。また本発明の半導体装置の製造装置は基板を保持するホットプレートと基板と平行な方向に移動できる棒状のレジスト噴霧装置を備えたものである。

【0012】

【作用】 本発明によれば、基板をホットプレート上に固定し遠心力を排除した状態で棒状の噴霧装置を基板と平行な方向に移動させながら粘度を低くしたレジストを霧状で滴下するために、段差部の左右で塗布ムラが生じなくなり、それに伴って定在波効果が低減されるためにパターン精度の低下を防ぐことが可能となる。またレジスト塗布と塗布後の熱処理を同時に行なうことが可能となると同時に、噴霧装置を移動させることによりレジスト塗布とレジスト中の溶媒の蒸発に伴う気流の乱れとのタイミングずらしで、より均一性をもったレジスト塗布が可能となる。

【0013】

【実施例】 以下本発明の実施例の半導体装置の製造方法について、図面を参照しながら説明する。図1は本発明の実施例における半導体装置の製造方法の工程断面図を示すものである。

【0014】 まず図1(a)では、段差を有する基板1をホットプレート2上で基板表面にHMDS（ヘキサメチルジシラザン）3を塗布して疎水性にし基板とレジストとの密着性を増大させる。

【0015】 次に図1(b)では、クーリングプレート4上で基板の温度を下げる。次に図1(c)、図1(d)では、基板1をホットプレート2上でバキュームにより吸着固

(3)

特開平6-151295

3

4

定させた状態で、棒状の噴霧装置5を基板と平行な方向に移動させながら粘度を低くしたレジスト6を霧状にして滴下する。

【0016】以上のように本実施例によれば、基板をホットプレート上で固定し遠心力を排除した状態で棒状の噴霧装置5を基板1と平行な方向に移動させながらレジスト6を霧状にして滴下することにより、段差部においても塗布ムラの生じないレジスト塗布が可能になる。この塗布ムラに基づく定在波効果を抑制することにより、微細で高精度なパターンニングが可能となる。

10 【表1】

【0017】本実施例における段差基板上での塗布段面*

	従来のレジスト塗布法	本実施例
チップ内(5点)ばらつき	0.352~0.463 μm	0.385~0.422 μm
ウエハ内(5点)ばらつき	0.365~0.444 μm	0.380~0.418 μm
チップ内、ウエハ内均一性	27.8	10.5

【0020】図2(a)、図2(b)はそれぞれ本発明の実施例における半導体装置の製造装置の断面概略構造図及び表面概略構造図を示すものである。バキュームによる吸着固定が可能なホットプレート2上に保持された基板1は、密閉板7とホットプレート2の間に装着された棒状の噴霧装置5によりレジスト塗布される。この棒状の噴霧装置5は基板1と平行な方向への移動が可能となるように装着されてある。

【0021】本実施例による製造装置を使用すると前述の製造方法による均一な塗布が、棒状の噴霧装置を用い

【0022】

【発明の効果】以上のように本発明は、基板をホットプレート上で固定し遠心力を排除した状態で噴霧装置を基板と平行な方向に移動させながら粘度を低くしたレジストを霧状で滴下する工程を設けることにより、段差を有する基板上でレジストを均一に塗布することが可能となり、半導体集積回路の凹凸段差に影響されることなく寸法ばらつきのない微細なパターンを形成することが可能となる。

【図面の簡単な説明】

*を図5に示す。段差中心から膜厚 t_R になる距離 a, b は等しくなり対称形となったと同時に塗布ムラはまったく観測されなかった。

【0018】さらに従来のレジスト塗布法と本実施例による段差を有する基板上での0.4 $\mu\text{mL/S}$ のパターニングの測長結果を(表1)に示す。従来のレジスト塗布法と比較して本実施例では段差上での寸法ばらつきを半分以下に抑制することが可能となった。

【0019】

【図1】本発明の実施例における半導体装置の製造方法の工程断面図

【図2】本発明に用いる半導体装置の製造装置の概略構造図

【図3】従来の技術での段差基板上でのレジスト塗布断面図

【図4】従来の技術での段差基板上でのレジスト塗布表面図

【図5】本発明の実施例での段差基板上でのレジスト塗布断面図

【図6】従来の技術における半導体装置の製造方法の工程断面図

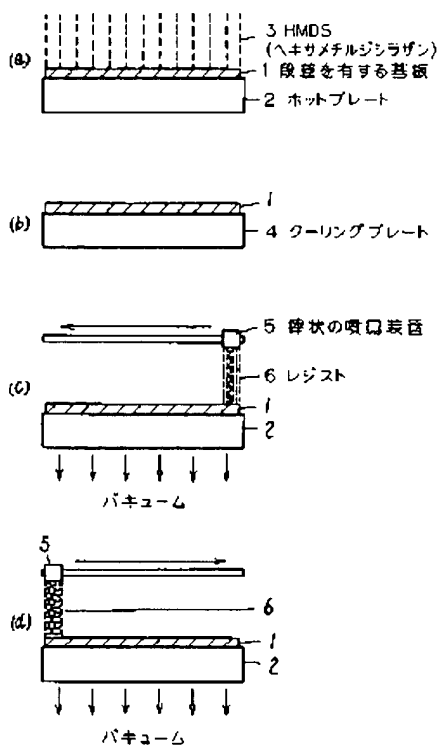
【符号の説明】

- 1 段差を有する基板(ウエハ)
- 2 ホットプレート
- 3 HMDS(ヘキサメチルジシラザン)
- 4 クーリングプレート
- 5 棒状の噴霧装置
- 6 レジスト
- 7 密閉板

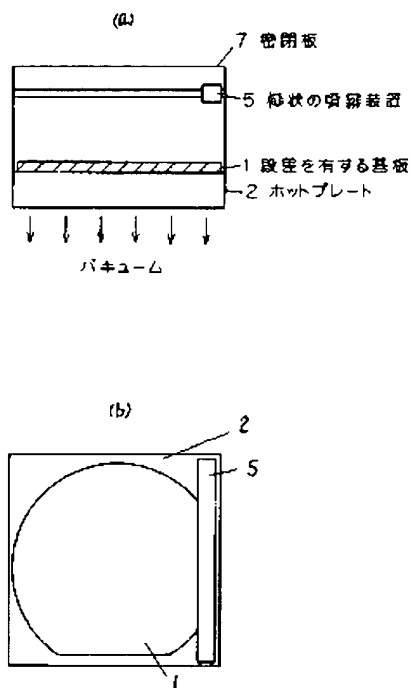
(4)

特開平6-151295

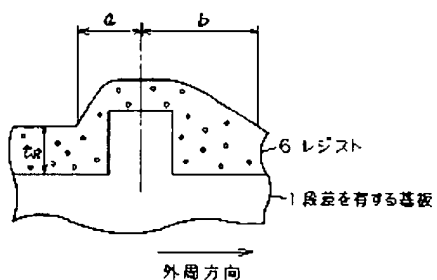
【図1】



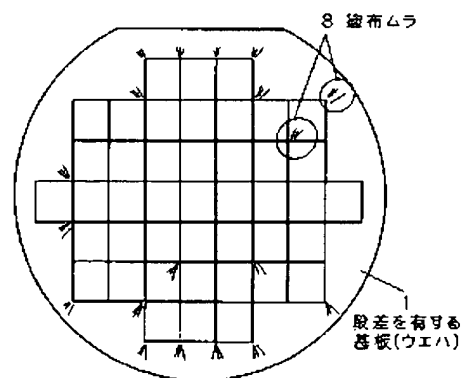
【図2】



【図3】



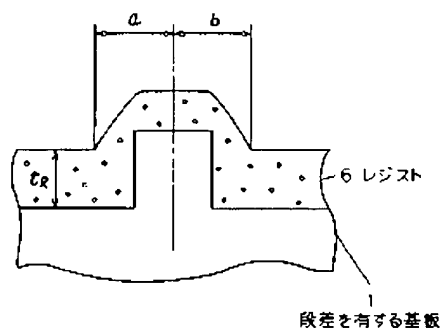
【図4】



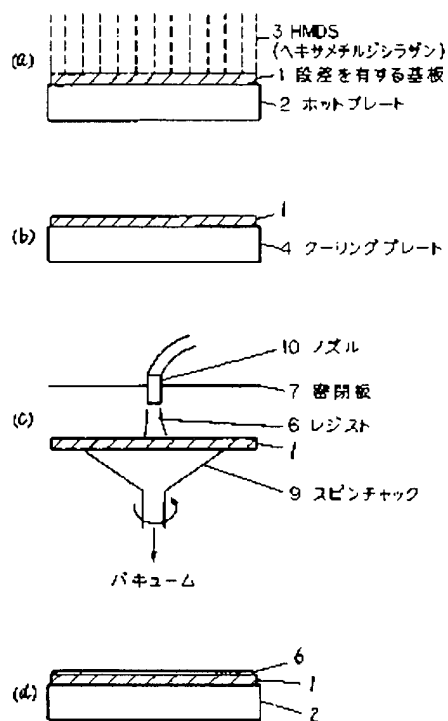
(5)

特開平6-151295

【図5】



【図6】



 フロントページの続き

(72)発明者 日比 紀孝

 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内